

PUB-NO: JP403268316A
DOCUMENT-IDENTIFIER: JP 03268316 A
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: November 29, 1991

INVENTOR-INFORMATION:

NAME

YAMASHITA, SAEKO

COUNTRY

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

APPL-NO: JP02067607

APPL-DATE: March 16, 1990

US-CL-CURRENT: 438/975

INT-CL (IPC): H01L 21/027

ABSTRACT:

PURPOSE: To enable detection even when the shape of an alignment mark is deformed to some extent, by performing alignment after the surface of the alignment mark is subjected to surface roughening treatment.

CONSTITUTION: At the time of alignment of a photomask and a wafer in an exposing process, the surface of an alignment mark 2 formed on the wafer is subjected to a surface roughening treatment, and then alignment is performed. By roughening the surface of the alignment mark 2, the form of a detected signal is disordered, but the signal level is increased. That is, when an epitaxial layer 4 is grown on a substrate so as to cover the alignment mark 2, the bottom part surface of the alignment mark 2 is roughened and made to reflect on the epitaxial layer, thereby increasing the intensity of scattering light of the mark part of the epitaxial layer 4. Hence the alignment mark 2 can be detected even when the mark shape is deformed to some extent.

COPYRIGHT: (C)1991, JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-268316

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)11月29日

H 01 L 21/027

2104-4M

H 01 L 21/30

3 0 1 M

審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平2-67607

⑰ 出 願 平2(1990)3月16日

⑱ 発 明 者 山 下 さ え 子 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 井 桁 貞一

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

1) 露光工程におけるフォトリソマスクとウエハのアライメントの際に、

ウエハ上に形成されたアライメントマークの表面に粗面化処理を施した後にアライメントを行うことを特徴とする半導体装置の製造方法。

2) 前記粗面化処理はアライメントマークの表面にイオンを衝撃して行うことを特徴する請求項1記載の半導体装置の製造方法。

3. 発明の詳細な説明

〔概要〕

ウエハプロセスの露光工程におけるアライメント方法に関し、

アライメントマークの形状が多少くずれても検出可能にすることを目的とし、

1) 露光工程におけるフォトリソマスクとウエハのアライメントの際に、ウエハ上に形成されたアライメントマークの表面に粗面化処理を施した後にアライメントを行うように構成する。

2) 前記粗面化処理はアライメントマークの表面にイオンを衝撃して行うように構成する。

〔産業上の利用分野〕

本発明は半導体装置の製造方法に係り、特にウエハプロセスの露光工程におけるアライメント方法に関する。

〔従来の技術〕

近年の半導体工場のオンライン化に伴い、エラーの発生により処理が停止することは避けなければならないようになってきている。

ところが、露光装置の種類が増え、さらにウエハプロセスも複雑になり、ウエハ上に形成される層数も増えてきているため、アライメントマークの形成がうまくいかず、何層かでアライメントマ

ークを兼用することも余儀なくされている。

従って、露光工程におけるアライメント時に、アライメント信号が検出できなくなり、処理が停止してしまうという問題を生じていた。

(発明が解決しようとする課題)

本発明はアライメントマークの形状が多少くずれても検出可能にすることを目的とする。

(課題を解決するための手段)

上記課題の解決は、

- 1) 露光工程におけるフォトリソとウエハのアライメントの際に、ウエハ上に形成されたアライメントマークの表面に粗面化処理を施した後にアライメントを行う半導体装置の製造方法、あるいは
- 2) 前記粗面化処理はアライメントマークの表面にイオンを衝撃して行う半導体装置の製造方法により達成される。

トマークを間隔をおいて1列に並べてウエハ上に回折格子を構成し、各マークをカバーするレーザビームを列の方向に垂直に走査して得られる散乱・回折光を検出するもので、出力信号はレーザがアライメントマークに重なっている程強くなり、その信号からアライメントマークの中心位置が求められる。

1) N. Magome and N. Shiraishi,

Laser Alignment Signal Simulation

for Analysis of Al Layers,

Proc. SPIE (Soc. Photo-optical Instrumentation Eng.), Vol. 1088, p238 (1983).

(2) 正常マークのアライメント (本発明)

第1図(e), (f)は本発明による表面を荒らしたアライメントマークの平面図と断面図である。

第1図(e)は位置に対する信号強度の分布で、レーザ光をアライメントマーク上にレーザ光を走査したときの散乱光の強度である。

この場合はマークの表面に対応する位置も散乱光があるため、マークの中央部にも検出信号が得

(作用)

本発明はアライメントマークの表面を荒らして粗面化することにより、検出信号の形状は不整形となるが信号のレベルを高めて検出可能としたものである。

次に、第1図を用いてその理由を説明する。

第1図(a)~(d)は本発明の原理説明図である。

図において、シリコン基板1に凸状のアライメント2が形成され、その上に二酸化シリコン(SiO₂)膜3が被覆されている。

(1) 正常マークのアライメント (従来)

第1図(a), (b)は正常のアライメントマークの平面図と断面図である。

第1図(c)は位置に対する信号強度の分布で、レーザ光をアライメントマーク上にレーザ光を走査したときの散乱光の強度である。

第1図(d)も位置に対する信号強度の分布で、レーザステップアライメント(LSA)を用いたときの信号強度を表す。

この場合は、複数の凹または凸状のアライメン

られる。

第1図(e)も位置に対する信号強度の分布で、レーザステップアライメントを用いたときの信号強度を表す。

この場合は、マーク表面の散乱光が検出されるため、不整形のピークが多くでる。

従って、マークの中心位置は正確には求まらないが、信号強度のレベルが高いので検出感度は第1図(d)の場合と変わらない。

(3) 異常マークのアライメント (従来)

第1図(g), (h)は極端に高さの低いアライメントマークの平面図、断面図である。

第1図(i)は位置に対する信号強度の分布で、レーザ光をアライメントマーク上にレーザ光を走査したときの散乱光の強度である。

この場合の信号強度は小さく、検出が困難となる。

第1図(j)も位置に対する信号強度の分布で、レーザステップアライメントを用いたときの信号強度を表す。

この場合の信号強度も小さく、検出が困難となる。

(4) 異常マークのアライメント (本発明)

第1図(a)、(b)は本発明による表面を荒らした極端に高さの低いアライメントマークの平面図、断面図である。

第1図(a)は位置に対する信号強度の分布で、レーザー光をアライメントマーク上にレーザー光を走査したときの散乱光の強度である。

この場合はマークの表面に対応する位置も散乱光があるため、マークの全体に検出信号が得られる。

第1図(b)も位置に対する信号強度の分布で、レーザーステップアライメントを用いたときの信号強度を表す。

(実施例)

第2図(a)~(d)は本発明の一実施例を説明する図である。

第2図(a)はシリコン基板表面に形成された方形

のアライメントマークの平面図である。

第2図(b)はその断面図で、1はシリコン基板、2は、例えば $4\mu\text{m} \times 4\mu\text{m} \times 0.7\mu\text{m}$ に形成された凹型のアライメントマークである。

第2図(c)はアライメントマーク2を覆って基板上に被覆層、例えばエピ層4を成長した断面図である。

この場合、エピ層4の上からはアライメントマークは検出できなくなる。

そこで、第2図(d)のように本発明を適用して、アライメントマークの底部表面を荒らして粗面化し、エピ層4に反映させると、エピ層4のマーク部の散乱光の強度は大きくなり、検出が可能となる。

マーク表面を粗面化する方法として、マーク表面を露出したマスクで基板を覆って、例えばイオンミリング装置を利用してイオンで叩く。

この際のイオン種と加速エネルギーは、マーク表面の散乱の度合を観測して決める。

(発明の効果)

以上説明したように本発明によれば、アライメントマークの形状が多少くずれても検出可能になり、粗アライメントに利用すれば処理不能の障害はなくなる。

4. 図面の簡単な説明

第1図(a)~(b)は本発明の原理説明図。

第2図(a)~(d)は本発明の一実施例を説明する図である。

図において、

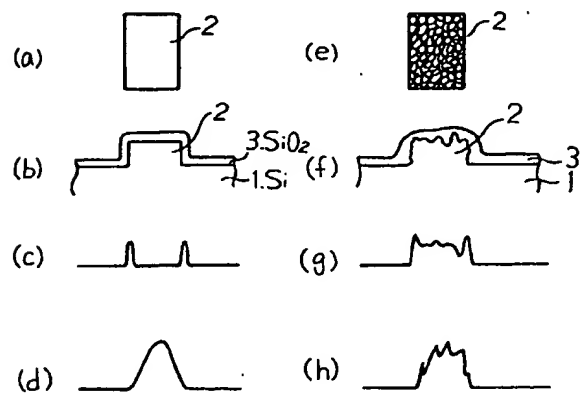
1はシリコン基板、

2はアライメントマーク、

3は SiO_2 膜、

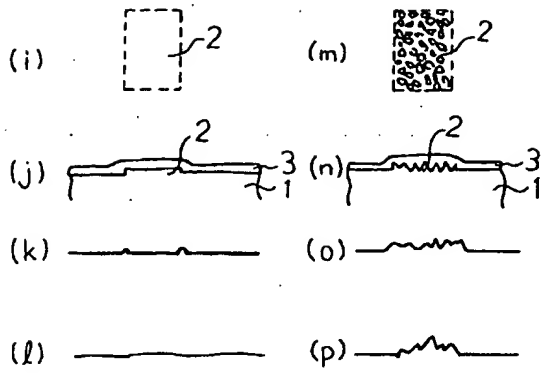
4はエピ層である。

代理人 弁理士 井桁貞一



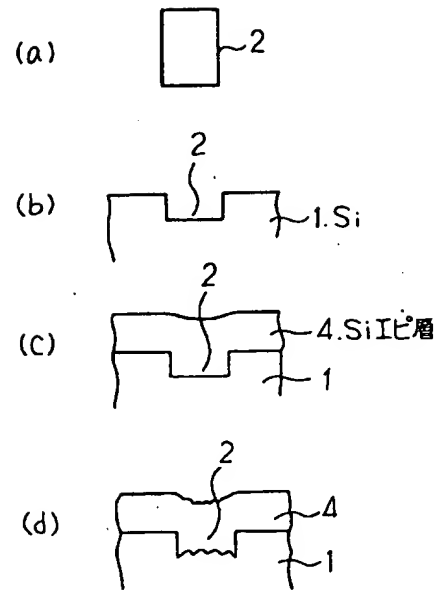
本発明の原理説明図

第1図(その1)



本発明の原理説明図

第1図(その2)



実施例の説明図

第2図